

可用于 CMOS 图像传感器片上集成的电阻网络

赖小峰, 孟丽娅, 陈 坤, 袁祥辉

(重庆大学 光电技术及系统教育部重点实验室, 重庆 400044)

摘 要: 为模仿视网膜中水平细胞对图像信息的处理方式, 提出了一种能实现空间滤波功能的 CMOS 电阻网络, 仅由水平电阻(HRES)和偏置电路两部分组成, 其偏置电路既能提供偏置电压又可作为 OTA 电压跟随器. 该电路结构简单、电路面积小、功耗低, 更利于 CMOS 图像传感器的片上集成. 在 $0.6\mu\text{m}$ DPDM 标准数字 CMOS 工艺上完成了电路设计和性能仿真.

关键词: 图像传感器; 电阻网络; 空间滤波; 运算跨导放大器

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2010)12-0051-04

On-chip Resistor Network Used for CMOS Image Sensor

LAI Xiao-feng, MENG Li-ya, CHEN Kun, YUAN Xiang-hui

(Key Laboratory of Optoelectronic Technology and Systems of the Education Ministry of China,
Chongqing University, Chongqing 400044, China)

Abstract: To mimic image processing method of horizontal cell in retina, propose CMOS resistor network to achieve spatial filtering. It only consists of horizontal resistance (HRES) and bias circuit. The bias circuit provides bias voltages and serves as a OTA voltage follower. Making the circuit structure more simple, smaller circuit area and lower power consumption help to integrate on-chip. The circuit design and performance simulation are finished in the $0.6\mu\text{m}$ DPDM standard digital CMOS processing.

Key words: image sensor; resistive network; spatial filtering; OTA

1 引言

CMOS 图像传感器 (CMOS Image Sensor, CIS) 已广泛应用于各个领域^[1]. 近来, 许多研究者更加关注 CIS 智能化^[2], 亦称为 CMOS 视觉芯片. 它受生物启发并模仿人类视网膜进行图像采集和处理的^[3]结构和功能, 把光电探测单元和仿生信号或图像处理电路集成在同一个芯片上, 从而实现 CIS 在片信号预处理. 生物视网膜由光接收器 (photoreceptor)、水平细胞 (horizontal cell)、双极细胞 (bipolar cell)、无长突细胞 (amacrine cell) 及神经节细胞 (ganglion cell) 组成, 其中水平细胞的作用是对光接收器的输出进行空间平均滤波, 这种最基本的计算方式^[4]对于低水平视觉处理应用 (边缘提取和运动

检测) 十分有效. 通过硬件实现的空间滤波电路通常是用电阻网络来实现的, 用 VLSI 实现的电阻网络更易于片上集成, 功耗更低, 能够实时地处理数据, 减轻后续电路的运算负担. 在许多为了减少输入噪声的 CIS 前端信号处理级中, 有必要对输入信号进行空间滤波操作.

电阻网络是硅视网膜的关键因素之一, 许多研究者都在致力于该项研究^[3-8]. 其中, Mead 等提出的经典电阻网络由三部分组成: 水平电阻 (HRES)、偏置电路和 OTA 电压跟随器^[4], 实现了图像信息的空间高斯滤波, 它也是运动检测芯片设计和光纤流量传感器的关键组成部分^[6-8]. 本文改进了 Mead 电阻网络, 去除了 OTA 电压跟随器, 提出了新的偏置电路, 设计了一种结构更简单、单元面积更小、单

收稿日期: 2009-11-27; 修回日期: 2010-01-27

基金项目: 国家自然科学基金项目 (60702007)

元功耗更低,因而更利于 CIS 的片上集成以图像信号预处理的电阻网络。

2 电阻网络的结构及原理

2.1 无源电阻网络

由无源电阻构成的一维空间滤波电阻网络如图 1 所示,电流源 $I_{in,k-1}$ 至 $I_{in,k+1}$ 作为空间输入通过分流电导 G_S , I_{k-1} 至 I_{k+1} 为输出。将对应于中心节点($k=0$) 输入电流的输出响应定义为滤波空间脉冲响应^[5]。对于分布均匀且连续的无限网络,如果输入电流在中心节点处注入,其他节点处的输入电流为 0,可得到该网络的脉冲响应为^[5]

$$I_k = \alpha^k I_{k=0} \quad (1)$$

$I_{k=0}$ 是 $k=0$ 处的输出电流。 α 是两个相邻输出电流之比。把输出电流下降到 $I_{k=0}$ 的 36.8% ($=1/e$) 时电流流过的距离定义为该网络的扩散长度 L ^[5]。而衰减率 α 和网络的空间常数 ($1/L$) 为

$$\alpha = \frac{I_{k+1}}{I_k} = 1 + \frac{1}{2} \frac{G_S}{G_L} - \sqrt{\frac{G_S}{G_L} + \frac{1}{4} \left(\frac{G_S}{G_L} \right)^2}, \quad \frac{1}{L} = \sqrt{\frac{G_S}{G_L}} \quad (2)$$

电阻网络对信号或图像的平滑作用由 G_S 和 $1/G_L$ 的乘积决定。增大 G_L 从而使节点间的电流变大,增强平滑效果。减小 G_L 或增大 G_S 会导致平滑减弱。但是受精度、面积限制,CMOS 集成电路中难于集成高阻值无源电阻网络。因此,为了在 VLSI 电路中使用电阻网络,必须使用有源 MOS 晶体管来构建电阻网络。

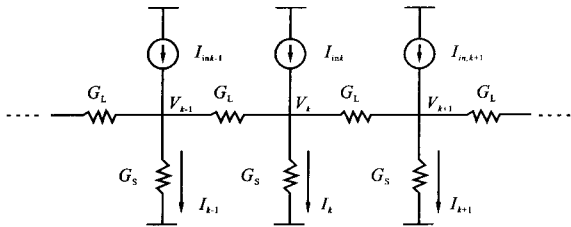


图1 一维空间滤波电阻网络

2.2 改进电阻网络

使用有源器件(MOS 晶体管)构成的电阻网络具有许多优点:极大地减少了电路占用面积;可通过可控的偏置来调整网络参数;当节点间电压较小时,该电阻元件具有线性的伏安特性^[7]。

Mead 电阻网络采用了一个单独的偏置电路来为连接到节点的传递晶体管提供稳定栅压,以及一个 OTA 电压跟随器为网络提供电压输入和接入跨导。

本文提出的改进电阻网络如图 2 所示,由 HRES 和偏置电路两部分组成,去除了 Mead 电阻网络中的 OTA 电压跟随器。改进的偏置电路在结构上对称,它是在最简单 OTA 电压跟随器(由 M1、M2、M5、M6、M7 组成)基础上,加入两个二极管连接的 NMOS 管 M3、M4 组成的。改进的偏置电路除了具有提供偏置电压的作用外还可作为 OTA 电压跟随器。模拟了神经元树突的 HRES 电路由两个 MOS 晶体管串联而成^[4],即图 1 中的 G_L 。偏置电路在作为 OTA 电压跟随器时, $V_{in,k}$ 为偏置电路提供电压输入,类似于图 1 中的输入电流,只不过输入形式不同。将电压跟随输出端 V_S 送入网络节点,由 V_S 为节点提供可调跨导 G_S 。

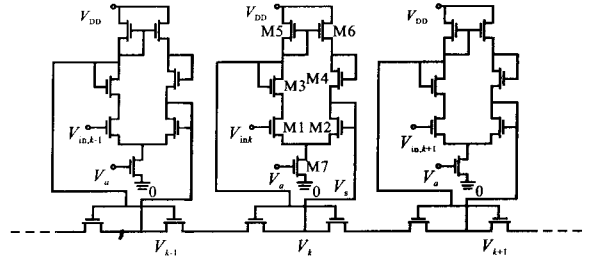


图2 改进电阻网络

偏置电路跟随端输出电流与输入电压的关系:

$$I_{out} = I_a \tanh\left(\frac{V_{in}}{2nU_T}\right) \quad (3)$$

式中, $U_T = kT/q = 0.026 \text{ V}$ ($T = 300 \text{ K}$), V_{in} 为 $V_{in,k}$ 与 V_S 之差, I_a 为通过 M7 管的漏电流, n 是弱反斜率因子。

偏置电路的跨导:

$$G_S = \frac{\partial I_{out}}{\partial V_{in}} = \frac{I_a}{2nU_T} \quad (4)$$

由式(2)可知,当偏置电流 I_a 改变时(通过改变 M7 管栅压 V_a 来实现),跨导 G_S 也相应发生改变,从而实现了平滑效果的变化。

偏置电压输出端 V_g 为连接到节点的传递晶体管提供栅压,节点电压 V_k 为输出电压。 V_g 与 V_k 之差:

$$V_g - V_k = V_{M3gs} + V_{M1dg} + V_{in,k} - V_S \quad (5)$$

式中, V_{M3gs} 为 M3 管的栅源电压, V_{M1dg} 为 M1 管的漏源电压。M3 管为二极管连接形式,工作在饱和区,其栅源电压几乎恒定;当 V_a 为固定值时 M1 管的源极电压为定值,固当 $V_{in,k}$ 为定值时, V_{M1dg} 也几乎恒定。所以 V_g 与 V_k 之差为定值。即传递晶体管的栅源电压不随网络节点电压变化而发生改变^[3],从而实现了很好的偏置。

3 电路仿真

3.1 一维电阻网络仿真

采用具有 7 个节点的一维电阻网络(对于两端的传递晶体管,只有一个节点)来进行仿真.采用相同的 0.6 μm DPDM 标准数字 CMOS 工艺参数对 Mead 电阻网络和本文提出的改进型电阻网络分别进行了模拟.表 1 列出了电阻网络中晶体管的尺寸.电源电压为 3.3 V,改进电阻网络偏置电压 $V_a=0.85\text{ V}$,采用两组输入电压(输入设置①:输入电压 V_{in1} 至 V_{in7} 分别为 0.8 V、1.2 V、0.8 V、0.8 V、0.8 V、0.8 V、0.8 V;输入设置②:输入电压 V_{in1} 至 V_{in7} 分别为 0.8 V、1.0 V、1.2 V、1.4 V、1.2 V、1.0 V、0.8 V).

表 1 电阻网络的晶体管尺寸

Device	Improved	
	$W/\mu\text{m}$	$L/\mu\text{m}$
栅压为 V_a 的 N 管	4	5
其余 N 管	5	6
P 管	4	6

电阻网络各节点输出电压如图 3 所示,Mead 电阻网络中电压跟随器和偏置电路的偏置电压分别设定为 0.8 V、0.85 V.在两种平滑滤波电阻网络中,相邻节点间的影响最大,节点间距离越远彼此影响越小.图 3(a)中,因为节点 2 处的输入电压 V_{in2} 最大,所以该节点输出电压 V_2 均大于其他节点的输出($V_1, V_3 \sim V_7$).但是受其相邻节点低输入电压($V_{in1}=V_{in3}=0.8\text{ V}$)的影响,经平滑滤波后 V_2 向低电压靠拢,使得 $V_2<1.2\text{ V}$.从图中亦可看出 $V_1>V_3>0.8\text{ V}$,由于受高输入电压 V_{in2} 的影响,经平滑滤波后 V_1 和 V_3 向高电压靠拢($V_1>0.8\text{ V}, V_3>0.8\text{ V}$),但节点 3 还要受其右侧各节点的影响,而节点 1 受这种影响明显要小一些,所以 $V_1>V_3$.图 3(b)中,因为输入是对称的,导致节点输出以节点 4 为中心左右对称.

对偏置电路的偏置电压进行参数扫描:输入电压为设置①,偏置电压扫描范围:0.75~0.95 V, step=0.02 V.图 4 为各节点输出电压随偏置电压变化状况.两种网络偏置电压的调节是相反的:图 4(a)Mead 电阻网络中,当偏置电压变大时,平滑效果越明显;图 4(b)改进型电阻网络中,当 V_a 变小时,平滑效果越明显.此外,由于 V_a 是负向调节的,无形中会降低电路功耗.图 4(a)中,当偏置电压变得较大时,平滑效果变得相对不明显,而此时电路功

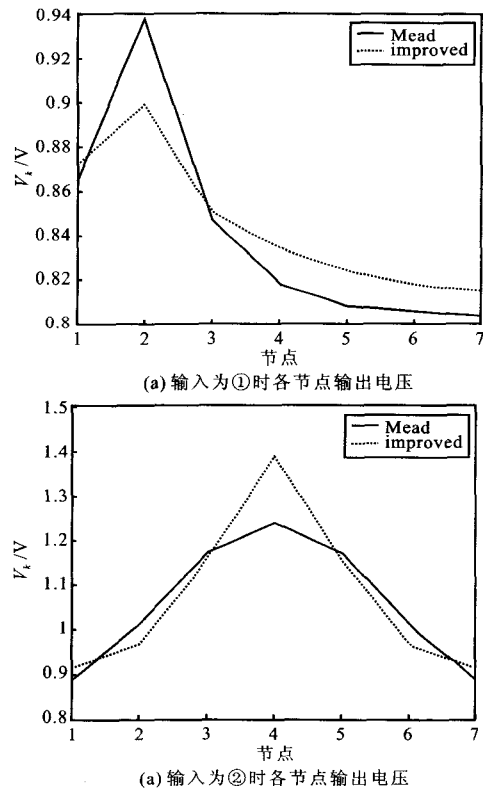


图 3 不同输入时各节点输出电压

耗增加较多.图 4(b)中,当 V_a 变得较小时,平滑效果变化依旧明显.

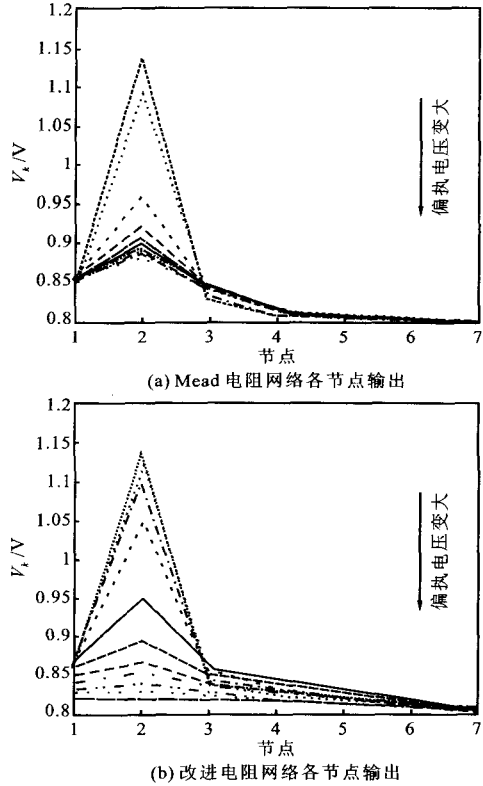


图 4 各节点输出电压随偏置电压变化状况

3.2 二维电阻网络仿真

6×6 二维电阻网络在不同偏置电压下 (V_a 分别取 0.75 V、0.85 V、0.95 V) 各节点输出电压的三维表面图如图 5 所示。当 $V_a=0.95$ V 时, 网络节点间电阻较大, 各节点间的影响较小, 所以平滑作用不明显; 当 V_a 减小到 0.75 V 时, 网络节点间电阻变小, 各节点间的影响增强, 平滑效果明显。当 $V_a=0.85$ V 时, 平滑效果一般。

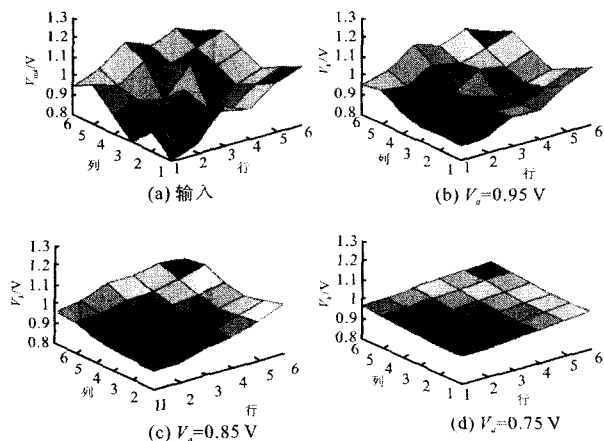


图 5 不同偏置电压时
6×6 二维电阻网络的三维表面图

4 结束语

本文提出了可用于 CIS 片上信号预处理的 CMOS 电阻网络, 利用 0.6 μm DPDM 标准数字 CMOS 工艺参数对一维/二维电阻网络进行了模拟, 结果表明本文提出的电阻网络平滑滤波效果较好, 在平滑度加大时会进一步降低电路功耗。该电阻网络能够实现信号或图像的空间平均滤波, 具有结构简单、电路面积小、功耗低等特点, 因此更易于 CMOS 图像传感器的片上集成。

参考文献:

- [1] 王为, 刘楠, 洪志良. 用于生物芯片的标准 CMOS 工艺光电传感器[J]. 微电子学与计算机, 2008, 25(5): 135-137.
- [2] 鄢铭, 卢结成, 卞育华, 等. 一种基于人眼视觉特性图像传感器的研究[J]. 微电子学与计算机, 2009, 26(7): 202-205.
- [3] Kong Jae Sung, Kim Sang Heon, Sung Dong Kyu, et al. A 160×120 light-adaptive CMOS vision chip for edge detection based on a retinal structure using a saturating resistive network[J]. ETRI J, 2007, 29(1): 59-69.
- [4] Mead C A. Analog VLSI and neural systems[M]. Boston: Addison-Wesley Publishing Company, 1989.
- [5] Keng Hoong Wee, Sit Jijon, Sarpeshkar R. Biasing techniques for subthreshold MOS resistive grids[J]. IEEE Transactions on Circuits System, 2005(3): 2164-2167.
- [6] Lei Minghan, Chiueh Tzi Dar. An analog motion field detection chip for image segmentation[J]. IEEE Transactions on Circuits System Video Technology, 2002, 12(5): 299-308.
- [7] Massoud Momeni, Albert H Titus. An analog VLSI chip emulating polarization vision of octopus retina[J]. IEEE Transactions on Neural Networks, 2006, 17(1): 222-231.
- [8] Alan A Sstocker. Analog integrated 2-D optical flow sensor[J]. Analog Integrated Circuits and Signal Processing, 2006, 46: 121-138.

作者简介:

赖小峰 男, (1980—), 硕士研究生. 研究方向为 CMOS 图像传感器、片上信号处理。

孟丽娅 女, (1976—), 副教授. 研究方向为红外读出电路、先进传感技术。

(上接第 50 页)

权海洋 男, 研究员, 硕士研究生导师. 研究方向为 MEMS.
张富强 男, 博士, 高级工程师. 研究方向为 MEMS 表头设计与测试。

胡智勇 男, 硕士研究生. 研究方向为 MEMS 系统研究与设计。